

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-213693

(43)Date of publication of application : 15.08.1997

(51)Int.Cl.

H01L 21/316

H01L 21/768

H01L 21/31

(21)Application number : 08-021206

(71)Applicant : SONY CORP

(22)Date of filing : 07.02.1996

(72)Inventor : SASAKI NAOTO  
MIYANAGA TAKASHI  
KAMEOKA KATSUYA

## (54) FORMATION OF INSULATING FILM

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming an insulating film having lower permittivity in which the operating speed of semiconductor device does not deteriorate even when high integration is promoted through finer design rule of the device.

SOLUTION: When an insulating film is formed by applying an inorganic compound having Si-H bond, the insulating film is fired in an atmosphere where the concentration of oxygen is lowered. Concentration of oxygen is lowered by decreasing the pressure of atmosphere in a firing furnace or by replacing the atmosphere in firing furnace with an inert gas.

## LEGAL STATUS

[Date of request for examination] 25.12.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3209072

[Date of registration] 13.07.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213693

(43) 公開日 平成9年(1997)8月15日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/316			H 0 1 L 21/316	G
21/768			21/90	K
21/31			21/95	

審査請求 未請求 請求項の数4 O L (全 5 頁)

(21) 出願番号 特願平8-21206

(22) 出願日 平成8年(1996)2月7日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 佐々木 直人

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 宮永 隆史

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 亀岡 克也

東京都品川区北品川6丁目7番35号 ソニー株式会社内

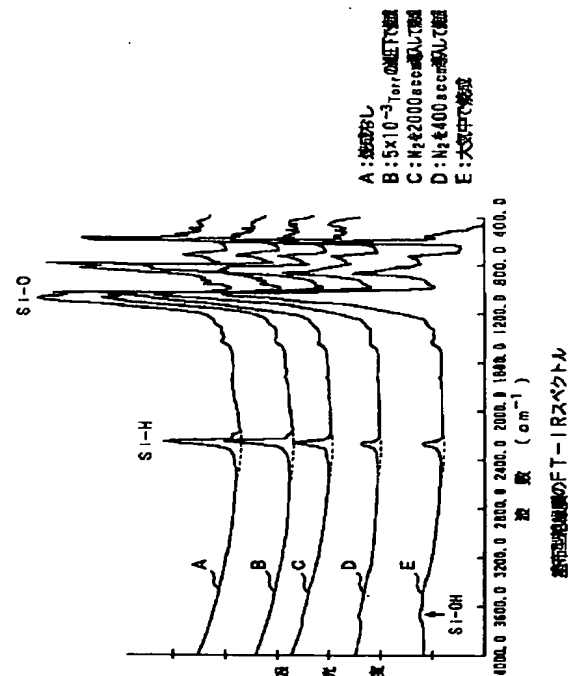
(74) 代理人 弁理士 小池 晃 (外2名)

## (54) 【発明の名称】 絶縁膜の形成方法

## (57) 【要約】

【課題】 半導体デバイスのデザインルールを微細化して高集積化を進めてもデバイスの動作速度が低下しないように、より低誘電率の絶縁膜を形成することが可能な絶縁膜の形成方法を提供する。

【解決手段】 Si-H結合を含む無機系の塗布型絶縁膜を形成する際に、酸素濃度を低下させた雰囲気中で上記塗布型絶縁膜を焼成する。なお、塗布型絶縁膜を焼成する際に酸素濃度を低下させるには、例えば、焼成炉内の雰囲気を減圧したり、或いは、焼成炉内の雰囲気を不活性ガスで置換すればよい。



## 【特許請求の範囲】

【請求項 1】 Si-H 結合を含む無機系の塗布型絶縁膜を形成する際に、酸素濃度を低下させた雰囲気中で上記塗布型絶縁膜を焼成することを特徴とする絶縁膜の形成方法。

【請求項 2】 前記塗布型絶縁膜を焼成する際の酸素濃度を 3 ppm 以下とすることを特徴とする請求項 1 記載の絶縁膜の形成方法。

【請求項 3】 前記塗布型絶縁膜を焼成する際に、焼成炉内の雰囲気を減圧することにより、酸素濃度を低下させることを特徴とする請求項 1 記載の絶縁膜の形成方法。

【請求項 4】 前記塗布型絶縁膜を焼成する際に、焼成炉内の雰囲気を不活性ガスで置換することにより、酸素濃度を低下させることを特徴とする請求項 1 記載の絶縁膜の形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、絶縁膜の形成方法に関し、特に、半導体デバイス等に使用される絶縁膜の平坦化を図りながら誘電率を低下させることを可能とした新規な絶縁膜の形成方法に関する。

## 【0002】

【従来の技術】半導体デバイスは、高集積化に伴ってデザインルールの微細化がますます進んでおり、現在、ハーフミクロンの世代からサブハーフミクロンの世代に入ってきている。しかし、デザインルールの微細化すると、配線間の容量増加により、デバイスの動作速度が低下してしまう。そのため、デザインルールの微細化が進むに従って、配線間の容量を低減することが重要な課題となってきた。

【0003】そして、配線間の容量を低減するには、配線間に配される絶縁膜の誘電率を低くすることが有効である。そこで、近年、デザインルールの微細化が進んだ半導体デバイスでは、配線間に配される絶縁膜として、シリコン酸化膜にフッ素原子を添加した SiOF 膜が使用されるようになってきている。従来、広く使用されている絶縁膜である SiO<sub>x</sub> 膜の比誘電率  $\epsilon$  が 3.9 程度であるのに対して、この SiOF 膜の比誘電率  $\epsilon$  は 3.5 程度である。したがって、配線間に配される絶縁膜として、SiOF 膜を使用することにより、配線間の容量を低減して、半導体デバイスの動作速度を向上することが可能となっている。

## 【0004】

【発明が解決しようとする課題】上述したように、SiOF 膜は、従来から使用されている SiO<sub>x</sub> からなる絶縁膜に比べて誘電率が比較的に低くなっている。しかし、SiOF 膜であっても比誘電率  $\epsilon$  は 3.5 程度であり、よりデザインルールの微細化が進んだ世代の半導体デバイス等においては、十分に低誘電率の絶縁膜とはな

りえない。更に、SiOF 膜は、膜ストレス、リーク電流、吸湿性等において、SiO<sub>x</sub> 膜よりも劣り、例えば単独で層間絶縁膜として用いるには、長期信頼性が不十分である。したがって、よりデザインルールの微細化が進んだ世代の半導体デバイス等に用いる絶縁膜として、より低誘電率で信頼性の高い絶縁膜が望まれている。

【0005】また、このような絶縁膜には、単に誘電率が低いだけではなく、表面を精度良く平坦化することが可能であることも望まれている。

【0006】本発明は、このような課題を解決するために提案されたものであり、デザインルールの微細化して高集積化を進めてもデバイスの動作速度が低下しないように、より低誘電率の絶縁膜を平坦に形成することが可能な絶縁膜の形成方法を提供することを目的としている。

## 【0007】

【課題を解決するための手段】上述の目的を達成するために完成された本発明に係る絶縁膜の形成方法は、Si-H 結合を含む無機系の塗布型絶縁膜を形成する際に、酸素濃度を低下させた雰囲気中で上記塗布型絶縁膜を焼成することを特徴とするものである。ここで、塗布型絶縁膜を焼成する際の酸素濃度は、およそ 100 ppm 以下とし、より好ましくは 3 ppm 以下とする。

【0008】なお、上記絶縁膜の形成方法において、塗布型絶縁膜を焼成する際に酸素濃度を低下させるには、例えば、焼成炉内の雰囲気を減圧したり、或いは、焼成炉内の雰囲気を不活性ガスで置換すればよい。

【0009】上記絶縁膜の形成方法では、酸素濃度を低下させた雰囲気中で塗布型絶縁膜を焼成するので、形成された絶縁膜に含まれる酸素の量は低く抑えられる。そして、Si-H 結合を含む無機系の塗布型絶縁膜は、酸素含有量が少ない方が誘電率の値は小さくなる。したがって、上記絶縁膜の形成方法によれば、誘電率の小さな絶縁膜を形成することができる。

## 【0010】

【発明の実施の形態】以下、本発明を適用した具体的な実施の形態として、半導体デバイスの 1 層目の A1 配線を覆う層間絶縁膜の形成に本発明を適用した例について、図面を参照しながら詳細に説明する。なお、本発明は以下の例に限定されるものではなく、本発明の要旨を逸脱しない範囲で条件等を任意に変更することが可能であることは言うまでもない。特に、以下の説明では半導体デバイスの一例を挙げるが、本発明は絶縁膜の形成方法に関するものであり、半導体デバイスの構造等は任意に変更可能である。

【0011】本発明を適用して半導体デバイスを作製する際は、例えば、先ず、図 1 に示すように、予めトランジスタ等の素子（図示せず）が形成されたシリコン基板 1 上に層間絶縁膜 2 を形成し、更に、この層間絶縁膜 2 上に、線幅  $t_1$  が 0.5  $\mu\text{m}$ 、配線間スペース  $t_2$  が

0.5  $\mu\text{m}$ のA1からなる第1層目の配線3を形成する。

【0012】次に、図2に示すように、配線3をコンフォーマルに覆うように、 $\text{SiO}_x$ からなる絶縁膜4を形成する。ここで、絶縁膜4は、ステップカバレッジが良好となるように、プラズマを用いた化学的気相成長法、すなわちプラズマCVD法により、TEOS、すなわちテトラエトキシシラン( $\text{Si}(\text{OC}_2\text{H}_5)_4$ )を原料ガスとして、膜厚が300nmとなるように形成する。

【0013】次に、図3に示すように、 $\text{SiO}_x$ からなる絶縁膜4上に、本発明を適用した絶縁膜の形成方法により、更に塗布型絶縁膜5を形成する。ここで、塗布型絶縁膜5は、表面を精度良く平坦化することが可能な、スピコート法によって形成されるSOG (Spin On Glass) 膜である。

【0014】この塗布型絶縁膜5を形成する際は、先ず、シリコン基板1上に絶縁膜材料をスピコートする。本実施の形態では、初めにプリスピンとして、シリコン基板1を500rpmで1.5秒間回転させ、その後、メインスピンとして、シリコン基板1を2000rpmで15秒間回転させて、絶縁膜材料をスピコートした。ここで、絶縁膜材料には、 $\text{Si-H}$ 結合を含む無機系の材料である東レダウコーニング社製の「FOX」のうち、 $\text{SiO}_2$ 換算濃度が15%のFOX15を使用した。このFOXは、主成分であるSi化合物の化学名をヒドロゲンシルセスキオキサンと称するものである。なお、この絶縁膜材料は、 $\text{Si-H}$ 結合を含む無機系の材料であればよく、例えば、東京応化社製の「T-10」等も使用可能である。

【0015】次に、絶縁膜材料がスピコートされたシリコン基板1をホットプレート上に配して、プリベークを行う。本実施の形態では、このプリベークとして、先ず、150℃にて1分間ベークし、次に、200℃にて1分間ベークし、更に、300℃にて1分間ベークした。

【0016】次に、絶縁膜材料に架橋反応を起こさせるために、プリベークが完了したシリコン基板1を焼成炉内に導入し、焼成炉内の雰囲気中の酸素濃度を低下させた上で、この絶縁膜材料を焼成する。本実施の形態では、焼成炉内の雰囲気を $5 \times 10^{-3} \text{Torr}$ に減圧することによって雰囲気中の酸素濃度を3ppm以下にした上で、400℃にて60分間の焼成を行った。なお、ここでは、減圧することによって焼成炉内の酸素濃度を低下させたが、焼成炉中に $\text{N}_2$ ガスや $\text{He}$ ガス等の不活性ガスを大量に流し、不活性ガスで焼成炉内の雰囲気を置換することにより、焼成炉内の酸素濃度を下げるとしてもよい。

【0017】以上の工程により、 $\text{Si-H}$ 結合を含む無機系の塗布型絶縁膜5が形成される。そして、本実施の形態では、この塗布型絶縁膜5の比誘電率 $\epsilon$ は約2.7

となった。この値は、0.25  $\mu\text{m}$ ルール世代や、更にその次の世代である0.18  $\mu\text{m}$ ルール世代の半導体デバイスにおいても、配線間の容量を十分に低減することができる程の非常に低い値である。すなわち、本発明を適用して塗布型絶縁膜を形成することにより、配線間の容量を低減することが可能であり、その結果、半導体デバイスの動作速度を大幅に向上することができる。

【0018】また、 $\text{Si-H}$ 結合を含む無機系の塗布型絶縁膜5は、膜ストレス、リーク電流、吸湿性等が優れているので、この塗布型絶縁膜5を用いることにより、十分な長期信頼性が得られる。しかも、このようにスピコート法によって形成される塗布型絶縁膜5は、上述したように、その表面が精度良く平坦化される。

【0019】そして、以上のように塗布型絶縁膜5が形成された後、図4に示すように、塗布型絶縁膜5上に、 $\text{SiO}_x$ からなる絶縁膜6を形成する。ここで、この絶縁膜6は、プラズマCVD法により、TEOSを原料ガスとして、膜厚が400nmとなるように形成する。

【0020】以上の工程により、絶縁膜4、塗布型絶縁膜5及び絶縁膜6の形成が完了し、これにより、配線を覆うと共に、その表面が平坦化された層間絶縁膜7が形成されたこととなる。そして、これらの工程の後、配線3と、層間絶縁膜7上に後工程で形成される配線との接続を行うための開口部を層間絶縁膜7に形成する工程や、層間絶縁膜7上に更に配線を形成する工程等を経て、半導体デバイスが完成することとなる。

【0021】なお、この半導体デバイスの例では、塗布型絶縁膜5の上下に $\text{SiO}_x$ からなる絶縁膜4、6を形成したが、これらの絶縁膜4、6を形成する際に原料ガスにフッ素を添加して、これらの絶縁膜4、6を $\text{SiOF}$ 膜としてもよい。このように、塗布型絶縁膜7の上下に形成される絶縁膜4、6を $\text{SiOF}$ 膜としたときには、これらの絶縁膜4、6の誘電率が $\text{SiO}_x$ 膜よりも低く抑えられるので、配線間の容量が更に低下し、半導体デバイスの動作速度を更に向上することができる。

【0022】また、この半導体デバイスの例では、塗布型絶縁膜5の上下に絶縁膜4、6を形成して層間絶縁膜7を3層構造としたが、この層間絶縁膜7は、上層の絶縁膜6の形成を略して、絶縁膜4上に塗布型絶縁膜5を形成した2層構造の層間絶縁膜としてもよいし、或いは、下層の絶縁膜4の形成を略して、塗布型絶縁膜5上に絶縁膜6を形成した2層構造の層間絶縁膜としてもよい。

【0023】つぎに、焼成時の酸素濃度を変えて複数の塗布型絶縁膜を形成し、それらの膜質を調べた結果について説明する。なお、以下に挙げる塗布型絶縁膜の成膜条件は、焼成時の酸素濃度を変化させた以外は、上述の塗布型絶縁膜の成膜条件と同じとした。そして、形成された塗布型絶縁膜の膜質は、フーリエ変換赤外分光(F-TIR)スペクトルを測定することによって調べた。

結果を図5に示す。

【0024】この図5において、スペクトルAは、比較例として、プリベークだけを行い、焼成を行わずに形成した塗布型絶縁膜のFT-IRスペクトルを示している。また、スペクトルBは、第1の塗布型絶縁膜として、焼成炉内の雰囲気気を $5 \times 10^{-3}$  Torrに減圧した上で焼成した塗布型絶縁膜のFT-IRスペクトルを示している。また、スペクトルCは、第2の塗布型絶縁膜として、焼成炉内に $N_2$ ガスを2000 sccmの流量で導入して、焼成炉内の雰囲気気を $N_2$ ガスによって置換した上で焼成した塗布型絶縁膜のFT-IRスペクトルを示している。また、スペクトルDは、第3の塗布型絶縁膜として、焼成炉内に $N_2$ ガスを400 sccmの流量で導入して、焼成炉内の雰囲気気を $N_2$ ガスによって置換した上で焼成した塗布型絶縁膜のFT-IRスペクトルを示している。また、スペクトルEは、第4の塗布型絶縁膜として、焼成炉内の雰囲気が大気のままの状態

で焼成した塗布型絶縁膜のFT-IRスペクトルを示している。【0025】ここで、第1の塗布型絶縁膜を焼成する際には、焼成炉内の雰囲気気が十分に減圧されているので、焼成炉内の酸素濃度は3 ppm以下となっている。また、第2の塗布型絶縁膜を焼成する際も、焼成炉内の雰囲気気が $N_2$ ガスによって置換されているので、焼成炉内の酸素濃度は低くなっている。ただし、この程度の $N_2$ ガスの流量では、焼成炉内の雰囲気気が $N_2$ ガスによって完全に置換される訳ではなく、焼成炉内の酸素濃度は、第1の塗布型絶縁膜の焼成時に比べるとやや高くなっている。また、第3の塗布型絶縁膜を焼成する際も、焼成炉内に $N_2$ ガスを導入しているが、このときは、 $N_2$ ガスの流量が少な

いために、焼成炉内の酸素濃度はあまり低くなっていない。【0026】そして、この図5に示すように、FT-IRスペクトルにおけるSi-Hのピークは、焼成時の酸素濃度に依存して変化しており、焼成を行っていない塗布型絶縁膜の波数 $2250\text{ cm}^{-1}$ におけるSi-Hピークの高さを100とすると、第1の塗布型絶縁膜でのSi-Hピークの高さは97、第2の塗布型絶縁膜でのSi-Hピークの高さは54、第3の塗布型絶縁膜でのSi-Hピークの高さは27、第4の塗布型絶縁膜でのSi-Hピークの高さは29となっている。

【0027】この結果から、酸素濃度をより低くして焼成した塗布型絶縁膜の方が、Si-Hピークが大きく、Si-H結合を多く持っていることが分かる。そして、Si-H結合を含む無機系の塗布型絶縁膜では、Si-H結合を多く持っているほうが、吸湿量が小さく、誘電率の低い膜となる。したがって、酸素濃度をより低くして焼成した方が、塗布型絶縁膜の誘電率を低くすることができることとなる。具体的には、酸素濃度が非常に低い雰囲気下で焼成した第1の塗布型絶縁膜の比誘電率 $\epsilon$

は約2.7であった。すなわち、焼成時の酸素濃度を3 ppm以下とすることにより、形成される塗布型絶縁膜の誘電率を大幅に下げることが可能となっている。なお、このような誘電率の低下は、焼成時の酸素濃度が100 ppmを下回る頃から生じ始め、これよりも酸素濃度が下がるに従って誘電率がより低くなる傾向にある。

【0028】一方、酸素濃度が高い雰囲気下で焼成したときには、塗布型絶縁膜のSi-H結合が減少し、図5の波数 $3700\text{ cm}^{-1}$ 近傍にSi-OHピークが出現することからも分かるように、Si-OH結合が増えることとなる。

【0029】ここで、図6に、各塗布型絶縁膜について昇温脱離ガス分析(TDS)を行い、水分の脱ガス波形面積比を測定した結果を示す。この図6において、測定結果Aは、プリベークだけを行い、焼成を行わずに形成した塗布型絶縁膜について、測定結果Bは第1の塗布型絶縁膜について、測定結果Cは第2の塗布型絶縁膜について、測定結果Dは第3の塗布型絶縁膜について、測定結果Eは第4の塗布型絶縁膜についてのTDS特性を示している。

【0030】この図6からも分かるように、酸素濃度が高い雰囲気下で焼成したときには、塗布型絶縁膜の吸湿量が多くなる。そして、このように吸湿量が多くなると、塗布型絶縁膜の誘電率が高くなってしまふ。具体的には、酸素濃度があまり低くない雰囲気下で焼成した第3の塗布型絶縁膜の比誘電率 $\epsilon$ は4.1であった。これは、 $N_2$ ガスの流量が400 sccm程度では、大気に含まれていた酸素が十分に置換されないために、焼成炉内に残存した酸素と、塗布型絶縁膜内のSi-Hとが反応し、Si-OH結合が増えてしまい、その結果、吸湿量が増加し、誘電率が増大してしまうからである。

【0031】

【発明の効果】以上の説明から明らかなように、本発明に係る絶縁膜の形成方法では、酸素濃度を低下させた雰囲気中で絶縁膜を焼成することにより、絶縁膜に含まれる酸素の量を低く抑えて、誘電率を小さくすることが可能となっている。

【0032】したがって、本発明を適用して半導体デバイス等の配線間の絶縁膜を形成することにより、デザインルールが微細化しても、配線間の容量を低減することが可能となり、その結果、デバイスの動作速度を向上することができる。

【図面の簡単な説明】

【図1】半導体デバイスの製造工程を順次示すものであり、シリコン基板上に層間絶縁膜及び配線が形成された状態を示す断面図である。

【図2】半導体デバイスの製造工程を順次示すものであり、配線を覆うように絶縁膜が形成された状態を示す断面図である。

【図3】半導体デバイスの製造工程を順次示すものであ

10

20

30

40

50

り、絶縁膜上に塗布型絶縁膜が形成された状態を示す断面図である。

【図4】半導体デバイスの製造工程を順次示すものであり、塗布型絶縁膜上に絶縁膜が形成された状態を示す断面図である。

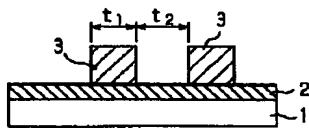
【図5】塗布型絶縁膜のFT-IRスペクトルを示す図である。

【図6】塗布型絶縁膜のTDS特性を示す図である。

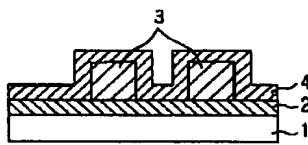
# 【符号の説明】

- 1 シリコン基板
- 2 層間絶縁膜
- 3 配線
- 4 絶縁膜 ( $\text{SiO}_x$ )
- 5 塗布型絶縁膜 (SOG)
- 6 絶縁膜 ( $\text{SiO}_x$ )
- 7 層間絶縁膜

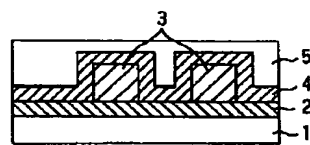
【図1】



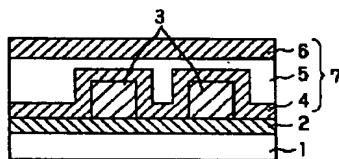
【図2】



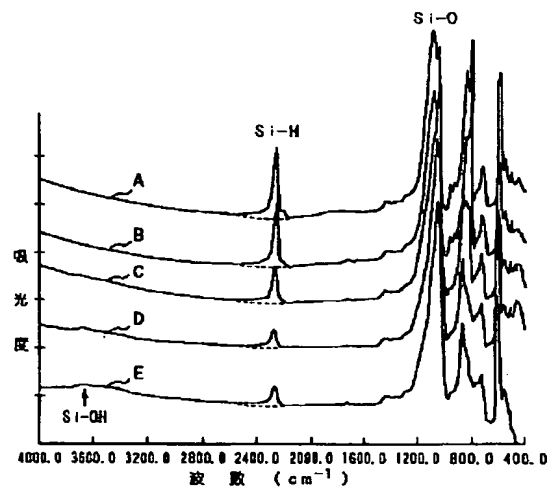
【図3】



【図4】



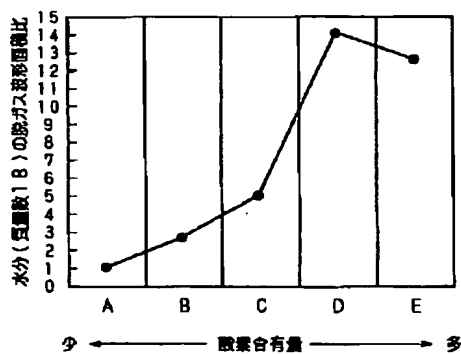
【図5】



- A: 焼成なし  
 B:  $5 \times 10^{-3} \text{ Torr}$  の減圧下で焼成  
 C:  $\text{N}_2$  を  $2000 \text{ sccm}$  導入して焼成  
 D:  $\text{N}_2$  を  $400 \text{ sccm}$  導入して焼成  
 E: 大気中で焼成

塗布型絶縁膜のFT-IRスペクトル

【図6】



塗布型絶縁膜のTDS特性

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 11 年 (1999) 12 月 14 日

【公開番号】特開平 9-213693

【公開日】平成 9 年 (1997) 8 月 15 日

【年通号数】公開特許公報 9-2137

【出願番号】特願平 8-21206

【国際特許分類第 6 版】

H01L 21/316

21/768

21/31

【F I】

H01L 21/316 G

21/90 K

21/95

【手続補正書】

【提出日】平成 10 年 12 月 25 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】 Si-H 結合を含む無機系の塗布型絶縁膜を形成する際に、酸素濃度を低下させた雰囲気中で上記塗布型絶縁膜を焼成することを特徴とする絶縁膜の形成方法。

【請求項 2】 前記塗布型絶縁膜を焼成する際の酸素濃度を 100 ppm 以下とすることを特徴とする請求項 1

記載の絶縁膜の形成方法。

【請求項 3】 前記塗布型絶縁膜を焼成する際の酸素濃度を 3 ppm 以下とすることを特徴とする請求項 1 記載の絶縁膜の形成方法。

【請求項 4】 前記塗布型絶縁膜を焼成する際に、焼成炉内の雰囲気を減圧することにより、酸素濃度を低下させることを特徴とする請求項 1 記載の絶縁膜の形成方法。

【請求項 5】 前記塗布型絶縁膜を焼成する際に、焼成炉内の雰囲気を不活性ガスで置換することにより、酸素濃度を低下させることを特徴とする請求項 1 記載の絶縁膜の形成方法。

## CLAIMS

---

### [Claim(s)]

[Claim 1] A formation method of an insulator layer characterized by calcinating the above-mentioned spreading mold insulator layer in an ambient atmosphere in which an oxygen density was reduced in case a spreading mold insulator layer of an inorganic system including Si-H coupling is formed.

[Claim 2] A formation method of an insulator layer according to claim 1 characterized by setting an oxygen density at the time of calcinating said spreading mold insulator layer to 3 ppm or less.

[Claim 3] A formation method of an insulator layer according to claim 1 characterized by reducing an oxygen density by decompressing an ambient atmosphere in a firing furnace in case said spreading mold insulator layer is calcinated.

[Claim 4] A formation method of an insulator layer according to claim 1 characterized by reducing an oxygen density by replacing an ambient atmosphere in a firing furnace with inert gas in case said spreading mold insulator layer is calcinated.

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Especially this invention relates to the formation method of the new insulator layer which made it possible to reduce a dielectric constant, attaining flattening of the insulator layer used for a semiconductor device etc. about the formation method of an insulator layer.

[0002]

[Description of the Prior Art] In the semiconductor device, close is coming to the generation of a subhalf micron with high integration from the generation who detailed-ization of a design rule is progressing increasingly and is a present and half micron. However, if a design rule is made detailed, the working speed of a device will fall by the increment in capacity during wiring. Therefore, it is becoming an important technical problem to reduce the capacity during wiring as detailed-ization of a design rule progresses.

[0003] And in order to reduce the capacity during wiring, it is effective to make low the dielectric constant of the insulator layer allotted between wiring. Then, with the semiconductor device to which detailed-ization of a design rule progressed, the SiOF film which added the fluorine atom is increasingly used for silicon oxide in recent years as an insulator layer allotted between wiring. SiOx which is the insulator layer currently used widely conventionally The specific inductive capacity epsilon of this



SiOF film is about 3.5 to the membranous specific inductive capacity epsilon being about 3.9. Therefore, it is possible by using a SiOF film to reduce the capacity during wiring and to improve the working speed of a semiconductor device as an insulator layer allotted between wiring.

[0004]

[Problem(s) to be Solved by the Invention] SiOx for which the SiOF film is used from the former as mentioned above from -- compared with the becoming insulator layer, a dielectric constant is comparatively alike and low. However, even if it is a SiOF film, specific inductive capacity epsilon is about 3.5, and cannot fully serve as an insulator layer of a low dielectric constant in a generation's semiconductor device with which detailed-ization of a design rule progressed more. Furthermore, it sets to film stress, leakage current, hygroscopicity, etc., and a SiOF film is SiOx. In order are inferior to a film, for example, to use as an interlayer insulation film independently, reliability is inadequate over a long period of time. Therefore, a reliable insulator layer is desired more with the low dielectric constant as an insulator layer used for a generation's semiconductor device with which detailed-ization of a design rule progressed more.

[0005] Moreover, a dielectric constant is not only low, but such an insulator layer

is expected for it to be possible for precision to improve a front face flattening.

[0006] This invention is proposed in order to solve such a technical problem, and it aims at offering the formation method of the insulator layer which can form the insulator layer of a low dielectric constant evenly more so that the working speed of a device may not fall, even if it makes a design rule detailed and advances high integration.

[0007]

[Means for Solving the Problem] In case a formation method of an insulator layer concerning this invention completed in order to attain the above-mentioned object forms a spreading mold insulator layer of an inorganic system including Si-H coupling, it is characterized by calcinating the above-mentioned spreading mold insulator layer in an ambient atmosphere in which an oxygen density was reduced. Here, an oxygen density at the time of calcinating a spreading mold insulator layer sets to about 100 ppm or less, and may be 3 ppm or less more preferably.

[0008] In addition, what is necessary is to decompress an ambient atmosphere in a firing furnace, or for inert gas just to replace an ambient atmosphere in a firing furnace in a formation method of the above-mentioned insulator layer, in order to reduce an oxygen density, in case a spreading mold insulator layer is

calcinated.

[0009] By formation method of the above-mentioned insulator layer, since a spreading mold insulator layer is calcinated in an ambient atmosphere in which an oxygen density was reduced, an amount of oxygen contained in a formed insulator layer is stopped low. And as for a value of a dielectric constant, a direction with few oxygen contents to a spreading mold insulator layer of an inorganic system including Si-H coupling becomes small. Therefore, according to a formation method of the above-mentioned insulator layer, an insulator layer with a small dielectric constant can be formed.

[0010]

[Embodiment of the Invention] Hereafter, the example which applied this invention for aluminum wiring of the 1st layer of a semiconductor device to formation of a wrap interlayer insulation film is explained to details as a gestalt of the concrete operation which applied this invention, referring to a drawing. In addition, it cannot be overemphasized that it is possible to change conditions etc. into arbitration in the range which this invention is not limited to the following examples and does not deviate from the summary of this invention. Although an example of a semiconductor device is especially given by the following explanation, this invention can change the structure of a semiconductor device etc. into arbitration about the formation

method of an insulator layer.

[0011] First, in case a semiconductor device is produced with the application of this invention, as shown in drawing 1, an interlayer insulation film 2 is formed on the silicon substrate 1 in which elements (not shown), such as a transistor, were formed beforehand, and the 1st-layer wiring 3 with which line breadth  $t_1$  consists of aluminum 0.5 micrometers and whose space  $t_2$  between wiring are 0.5 micrometers is further formed on this interlayer insulation film 2.

[0012] next, it is shown in drawing 2 -- as -- wiring 3 -- conformal one -- a wrap -- like -- SiO<sub>x</sub> from -- the becoming insulator layer 4 is formed. Here, by making TEOS (Si<sub>4</sub> (OC two H<sub>5</sub>)), i.e., a tetra-ethoxy silane, into material gas, an insulator layer 4 is formed by the chemical vapor deposition using the plasma, i.e., a plasma-CVD method, so that step coverage may become good, and thickness may be set to 300nm.

[0013] next, it is shown in drawing 3 -- as -- SiO<sub>x</sub> from -- the spreading mold insulator layer 5 is further formed by the formation method of the insulator layer which applied this invention on the becoming insulator layer 4. Here, the spreading mold insulator layer 5 is an SOG (Spin On Glass) film with possible precision improving a front face flattening formed by the spin coat method.

[0014] In case this spreading mold insulator layer 5 is formed, the spin coat

of the insulator layer material is first carried out on a silicon substrate 1. With the gestalt of this operation, first, the silicon substrate 1 was rotated for 1.5 seconds by 500rpm, the silicon substrate 1 was rotated for 15 seconds by 2000rpm as Maine spin after that as PURISUPIN, and the spin coat of the insulator layer material was carried out. SiO<sub>2</sub> among "FOx(es)" by Toray Industries Dow Corning which is the materials of the inorganic system which includes Si-H coupling in an insulator layer material here Conversion concentration used FOx15 which is 15%. This FOx calls the chemical name of Si compound which is a principal component hydro gene silsesquioxane. in addition, the material of an inorganic system with which this insulator layer material includes Si-H coupling -- it is -- \*\*\*\*ing -- for example, Tokyo -- adaptation -- shrine "T-10" etc. is usable.

[0015] Next, an insulator layer material allots the silicon substrate 1 by which the spin coat was carried out on a hot plate, and performs a PURIBE king. In the gestalt of this operation, as this PURIBE king, it baked for 1 minute at 150 degrees C, next baked for 1 minute at 200 degrees C first, and baked for 1 minute at 300 degrees C further.

[0016] Next, in order to make an insulator layer material cause crosslinking reaction, after introducing the silicon substrate 1 which the PURIBE

king completed in the firing furnace and reducing the oxygen density in the ambient atmosphere in a firing furnace, this insulator layer material is calcinated. The gestalt of this operation performed baking for 60 minutes at 400 degrees C, after setting the oxygen density in an ambient atmosphere to 3 ppm or less by decompressing the ambient atmosphere in a firing furnace to  $5 \times 10^{-3}$  Torr. In addition, although the oxygen density in a firing furnace was reduced by decompressing here, it is N<sub>2</sub> all over a firing furnace. You may make it lower the oxygen density in a firing furnace by replacing the ambient atmosphere in a firing furnace for inert gas, such as gas and helium gas, by the large quantity with a sink and inert gas.

[0017] Of the above process, the spreading mold insulator layer 5 of an inorganic system including Si-H coupling is formed. And with the gestalt of this operation, the specific inductive capacity epsilon of this spreading mold insulator layer 5 was set to about 2.7. This value is a very low value which is like [ which can fully reduce the capacity during wiring ] also in the semiconductor device of the generation of 0.25-micrometer rule, and the generation of 0.18-micrometer rule which is that next generation further. That is, by forming a spreading mold insulator layer with the application of this invention, it is possible to reduce the capacity during wiring, consequently the

working speed of a semiconductor device can be improved substantially.

[0018] Moreover, since the spreading mold insulator layer 5 of an inorganic system including Si-H coupling is excellent in film stress, leakage current, hygroscopicity, etc., reliability is acquired by using this spreading mold insulator layer 5 over a long period of time [ sufficient ]. And flattening is improved the front face by precision as the spreading mold insulator layer 5 formed by the spin coat method in this way was mentioned above.

[0019] and after the spreading mold insulator layer 5 is formed as mentioned above, it is shown in drawing 4 -- as -- the spreading mold insulator layer 5 top -- SiOx from -- the becoming insulator layer 6 is formed. Here, by the plasma-CVD method, by making TEOS into material gas, this insulator layer 6 is formed so that thickness may be set to 400nm.

[0020] It means that formation of an insulator layer 4, the spreading mold insulator layer 5, and an insulator layer 6 is completed, and the interlayer insulation film 7 with which flattening of the front face was carried out with the wrap in wiring was formed by this of the above process. And a semiconductor device will be completed after these processes through the process which forms in an interlayer insulation film 7 opening for making connection between wiring 3 and the wiring formed at an

after process on an interlayer insulation film 7, the process which forms wiring further on an interlayer insulation film 7.

[0021] in addition -- the example of this semiconductor device -- the spreading mold insulator layer 5 -- up and down -- SiOx from -- although the becoming insulator layers 4 and 6 were formed, in case these insulator layers 4 and 6 are formed, a fluorine is added to material gas, and it is good also considering these insulator layers 4 and 6 as a SiOF film. Thus, when the insulator layers 4 and 6 in which the spreading mold insulator layer 7 is formed up and down are used as a SiOF film, the dielectric constant of these insulator layers 4 and 6 is SiOx. Since it is stopped lower than a film, the capacity during wiring can fall further and can improve the working speed of a semiconductor device further.

[0022] Moreover, although insulator layers 4 and 6 were formed in the upper and lower sides of the spreading mold insulator layer 5 and the interlayer insulation film 7 was made into the three-tiered structure in the example of this semiconductor device This interlayer insulation film 7 is good also as an interlayer insulation film of the two-layer structure which omitted formation of the upper insulator layer 6 and formed the spreading mold insulator layer 5 on the insulator layer 4, or good also as an interlayer insulation film of the two-layer structure which omitted formation of the

lower layer insulator layer 4, and formed the insulator layer 6 on the spreading mold insulator layer 5.

[0023] Next, the oxygen density at the time of baking is changed, two or more spreading mold insulator layers are formed, and the result of having investigated those membraneous qualities is explained. In addition, the membrane formation conditions of the next spreading mold insulator layer presupposed that it is the same as the membrane formation conditions of an above-mentioned spreading mold insulator layer except having changed the oxygen density at the time of baking. And the membraneous quality of the formed spreading mold insulator layer was investigated by measuring a Fourier-transform-infrared-spectroscopy (FT-IR) spectrum. A result is shown in drawing 5.

[0024] In this drawing 5, as an example of a comparison, Spectrum A only prebakes and shows FT-IR spectrum of the spreading mold insulator layer formed without calcinating. Moreover, Spectrum B shows FT-IR spectrum of the spreading mold insulator layer calcinated as 1st spreading mold insulator layer after decompressing the ambient atmosphere in a firing furnace to  $5 \times 10^{-3}$  Torr. Moreover, Spectrum C is N<sub>2</sub> in a firing furnace as 2nd spreading mold insulator layer. Gas is introduced by the flow rate of 2000sccm(s), and it is an

ambient atmosphere in a firing furnace N<sub>2</sub> FT-IR spectrum of the spreading mold insulator layer calcinated after gas replaced is shown. Moreover, Spectrum D is N<sub>2</sub> in a firing furnace as 3rd spreading mold insulator layer. Gas is introduced by the flow rate of 400sccm(s), and it is an ambient atmosphere in a firing furnace N<sub>2</sub> FT-IR spectrum of the spreading mold insulator layer calcinated after gas replaced is shown. Moreover, Spectrum E shows FT-IR spectrum of the spreading mold insulator layer calcinated as 4th spreading mold insulator layer in the condition [ that the ambient atmosphere in a firing furnace continues being atmospheric air ].

[0025] Here, since the ambient atmosphere in a firing furnace is fully decompressed in case the 1st spreading mold insulator layer is calcinated, the oxygen density in a firing furnace is 3 ppm or less. Moreover, also in case the 2nd spreading mold insulator layer is calcinated, the ambient atmosphere in a firing furnace is N<sub>2</sub>. Since it is replaced by gas, the oxygen density in a firing furnace is low. However, at the flow rate of N<sub>2</sub> gas of this level, the ambient atmosphere in a firing furnace is N<sub>2</sub>. It is not necessarily thoroughly replaced by gas and the oxygen density in a firing furnace is a little high compared with the time of baking of the 1st spreading mold insulator layer. Moreover, also in case the 3rd spreading mold insulator layer is

calcinated, it is N<sub>2</sub> in a firing furnace. Although gas is introduced, it is N<sub>2</sub> at this time. Since there are few flow rates of gas, the oxygen density in a firing furnace is not not much low.

[0026] As shown in this drawing 5, and the peak of Si-H in FT-IR spectrum If the height of the Si-H peak in wave number 2250cm<sup>-1</sup> of the spreading mold insulator layer which is not calcinating by changing depending on the oxygen density at the time of baking is set to 100 In the height of the Si-H peak in 54 and the 3rd spreading mold insulator layer, the height of the Si-H peak in 27 and the 4th spreading mold insulator layer is [ the height of the Si-H peak in the 1st spreading mold insulator layer / the height of the Si-H peak in 97 and the 2nd spreading mold insulator layer ] 29.

[0027] It turns out that the direction of the spreading mold insulator layer which made the oxygen density lower and calcinated it from this result has a large Si-H peak, and has many Si-H coupling. And in the spreading mold insulator layer of an inorganic system including Si-H coupling, it has many Si-H coupling, and the amount of moisture absorption is [ way ] small, and it becomes a film with a low dielectric constant. Therefore, the direction which made the oxygen density lower and calcinated it can make low the dielectric constant of a spreading mold insulator layer. Specifically, the specific inductive capacity epsilon of the 1st

spreading mold insulator layer which the oxygen density calcinated under the very low ambient atmosphere was about 2.7. That is, it is possible by setting the oxygen density at the time of baking to 3 ppm or less to lower substantially the dielectric constant of the spreading mold insulator layer formed. In addition, the inclination for a dielectric constant to become lower has the decline in such a dielectric constant as it begins to be generated [ from ] and an oxygen density falls rather than this, when the oxygen density at the time of baking is less than 100 ppm.

[0028] On the other hand, when an oxygen density calcinates under a high ambient atmosphere, Si-H coupling of a spreading mold insulator layer will decrease, and Si-OH association will increase so that it may understand also from a Si-OH peak appearing in about [ 3700cm wave number of drawing 5 to / 1 ].

[0029] Here, temperature-programmed-desorption gas analysis (TDS) is performed to drawing 6 about each spreading mold insulator layer, and the result of having measured the degasifying wave surface ratio of moisture is shown. the spreading mold insulator layer formed without calcinating only by the measurement result A prebaking in this drawing 6 -- the measurement result B -- the 1st spreading mold insulator layer -- as for

the measurement result D, the measurement result C shows [ insulator layer / 2nd / spreading mold ] the TDS property about the 4th spreading mold insulator layer about the 3rd spreading mold insulator layer, as for the measurement result E.

[0030] When an oxygen density calcinates under a high ambient atmosphere so that this drawing 6 may also show, the amount of moisture absorption of a spreading mold insulator layer increases. And if the amount of moisture absorption increases in this way, the dielectric constant of a spreading mold insulator layer will become high. Specifically, the specific inductive capacity epsilon of the 3rd spreading mold insulator layer which the oxygen density calcinated under the ambient atmosphere which is not not much low was 4.1. This is N<sub>2</sub>. It is because the oxygen by which the flow rate of gas was contained in atmospheric air with the 400sccm degree is not fully replaced, so the oxygen which remained in the firing furnace, and Si-H in a spreading mold insulator layer react, and Si-OH association increases, consequently the amount of moisture absorption increases and a dielectric constant increases.

[0031]

[Effect of the Invention] It is possible to stop low the amount of the oxygen contained in an insulator layer, and to make a dielectric constant small by

calcinating an insulator layer by the formation method of the insulator layer concerning this invention in the ambient atmosphere in which the oxygen density was reduced so that clearly from the above explanation.

[0032] Therefore, even if a design rule makes it detailed by forming the insulator layer during wiring of a semiconductor device etc. with the application of this invention, it becomes possible to reduce the capacity during wiring, consequently the working speed of a device can be improved.

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the cross section in which showing the manufacturing process of a semiconductor device one by one, and showing the condition that an interlayer insulation film and wiring were formed on the silicon substrate.

[Drawing 2] It is the cross section in which showing the manufacturing process of a semiconductor device one by one, and showing the condition that the insulator layer was formed so that wiring might be covered.

[Drawing 3] It is the cross section in which showing the manufacturing process of a semiconductor device one by one, and showing the condition that the spreading mold insulator layer was formed on the insulator layer.

[Drawing 4] It is the cross section in which showing the manufacturing process of a semiconductor device one by one, and showing the condition that the insulator layer was formed on the spreading mold insulator layer.

[Drawing 5] It is drawing showing FT-IR spectrum of a spreading mold insulator layer.

[Drawing 6] It is drawing showing the TDS property of a spreading mold insulator layer.

[Description of Notations]

- 1 Silicon Substrate
- 2 Interlayer Insulation Film
- 3 Wiring
- 4 Insulator Layer (SiO<sub>x</sub>)
- 5 Spreading Mold Insulator Layer (SOG)
- 6 Insulator Layer (SiO<sub>x</sub>)
- 7 Interlayer Insulation Film